

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: Tsutomu KUME et al.
International Application No.: PCT/JP03/16342
International Filing Date: December 19, 2003
For: METHOD FOR CONVERTING FRAME, FRAME-
CONVERTING CIRCUIT, AND ELECTRONIC
CAMERA

745 Fifth Avenue
New York, NY 10151

EXPRESS MAIL

Mailing Label Number: EV723350437US

Date of Deposit: July 19, 2005

I hereby certify that this paper or fee is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" Service under 37 CFR 1.10 on the date indicated above and is addressed to Mail Stop PCT, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Charles Jackson
(Typed or printed name of person mailing paper or fee)

Charles Jackson
(Signature of person mailing paper or fee)

CLAIM OF PRIORITY UNDER 37 C.F.R. § 1.78(a)(2)

Mail Stop PCT
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Pursuant to 35 U.S.C. 119, this application is entitled to a claim of priority to Japanese Application No. 2003-012499 filed on January 21, 2003.

Respectfully submitted,

FROMMER LAWRENCE & HAUG LLP
Attorneys for Applicants

By: William S. Frommer
William S. Frommer
Reg. No. 25,506
Tel. (212) 588-0800

PCT/JP03/16342

19.12.03

日本国特許庁
JAPAN PATENT OFFICE

Rec'd PCT/PTO 19 JUL 2005

10/03/16342

10/542639

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 1月21日

出願番号
Application Number: 特願2003-012499
[ST. 10/C]: [JP2003-012499]

REC'D 12 FEB. 2004
WIPO PCT

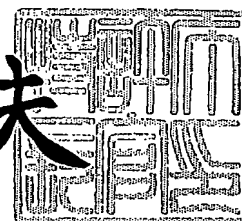
出願人
Applicant(s): ソニー株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 1月30日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

出証番号 出証特2004-3004437

【書類名】 特許願

【整理番号】 0290820803

【提出日】 平成15年 1月21日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 7/01

【発明者】

【住所又は居所】 東京都品川区北品川 6丁目 7番 35号 ソニー株式会社
内

【氏名】 久米 勉

【発明者】

【住所又は居所】 東京都品川区北品川 6丁目 7番 35号 ソニー株式会社
内

【氏名】 石井 真也

【発明者】

【住所又は居所】 東京都品川区北品川 6丁目 7番 35号 ソニー株式会社
内

【氏名】 山田 徳一郎

【発明者】

【住所又は居所】 東京都品川区北品川 6丁目 7番 35号 ソニー株式会社
内

【氏名】 富田 芳紀

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100091546

【弁理士】

【氏名又は名称】 佐藤 正美

【電話番号】 03-5386-1775

【手数料の表示】

【予納台帳番号】 048851

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710846

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 フレーム変換方法、フレーム変換回路および電子カメラ

【特許請求の範囲】

【請求項 1】

第 1 のフレーム期間分ずつ動画の画像データが書き込まれているメモリから、上記画像データのうちの奇数フィールドの画像データおよび偶数フィールドの画像データを、第 2 のフレーム周期における奇数フィールド期間および偶数フィールド期間ごとにそれぞれ取り出し、

この取り出した奇数フィールドの画像データと、次に取り出した次の奇数フィールドの画像データとを所定の割り合いで混合して上記第 2 のフレーム周期の奇数フィールドにおける画像データとして出力するとともに、

上記取り出した偶数フィールドの画像データと、次に取り出した次の偶数フィールドの画像データとを所定の割り合いで混合して上記第 2 のフレーム周期の偶数フィールドにおける画像データとして出力し、

かつ、上記混合する割り合いを、上記第 2 のフレーム周期におけるフィールドごとに変更する

ようにしたフレーム変換方法。

【請求項 2】

請求項 1 に記載のフレーム変換方法において、

上記第 1 のフレーム周期は N T S C 方式のフレーム周期であり、

上記第 2 のフレーム周期は P A L 方式のフレーム周期である

ようにしたフレーム変換方法。

【請求項 3】

請求項 1 に記載のフレーム変換方法において、

上記第 1 のフレーム周期は N T S C 方式のフレーム周期であり、

上記第 2 のフレーム周期を、N T S C 方式のフレーム周期あるいは P A L 方式のフレーム周期に切り換える

ようにしたフレーム変換方法。

【請求項 4】

第1のフレーム周期でその第1のフレーム期間分ずつ動画の画像データが書き込まれるメモリと、

このメモリから、上記画像データのうちの奇数フィールドの画像データおよび偶数フィールドの画像データを、第2のフレーム周期における奇数フィールド期間および偶数フィールド期間ごとにそれぞれ取り出す第1の回路と、

上記取り出した奇数フィールドの画像データと、次に取り出した次の奇数フィールドの画像データとを所定の割り合いで混合して上記第2のフレーム周期の奇数フィールドにおける画像データとして出力するとともに、

上記取り出した偶数フィールドの画像データと、次に取り出した次の偶数フィールドの画像データとを所定の割り合いで混合して上記第2のフレーム周期の偶数フィールドにおける画像データとして出力する第2の回路と、

上記混合する割り合いを、上記第2のフレーム周期におけるフィールドごとに変更する第3の回路と

を有するフレーム変換回路。

【請求項5】

請求項4に記載のフレーム変換回路において、

上記第1のフレーム周期はNTSC方式のフレーム周期であり、

上記第2のフレーム周期はPAL方式のフレーム周期である

ようにしたフレーム変換回路。

【請求項6】

請求項4に記載のフレーム変換回路において、

上記第2のフレーム周期を、NTSC方式のフレーム周期あるいはPAL方式のフレーム周期に切り換える第4の回路を有し、

上記第1のフレーム周期がNTSC方式のフレーム周期である

ようにしたフレーム変換方法。

【請求項7】

被写体の像が投影されて第1のフレーム周期でその第1のフレーム期間分ずつ画像データを出力するイメージセンサと、

上記画像データが書き込まれるメモリと、

このメモリから、上記画像データのうちの奇数フィールドの画像データおよび偶数フィールドの画像データを、第2のフレーム周期における奇数フィールド期間および偶数フィールド期間ごとにそれぞれ取り出すための第1の回路と、

上記取り出した奇数フィールドの画像データと、次に取り出した次の奇数フィールドの画像データとを所定の割り合いで混合して上記第2のフレーム周期の奇数フィールドにおける画像データとして出力するとともに、

上記取り出した偶数フィールドの画像データと、次に取り出した次の偶数フィールドの画像データとを所定の割り合いで混合して上記第2のフレーム周期の偶数フィールドにおける画像データとして出力する第2の回路と、

上記混合する割り合いを、上記第2のフレーム周期におけるフィールドごとに変更する第3の回路と、

上記第2の回路から出力される上記画像データを外部に出力する外部端子とを有する電子カメラ。

【請求項8】

請求項7に記載の電子カメラにおいて、

上記第2のフレーム周期を、NTSC方式のフレーム周期あるいはPAL方式のフレーム周期に切り換える第4の回路を有し、

上記第1のフレーム周期がNTSC方式のフレーム周期であるようにした電子カメラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、動画の撮影・再生機能を有する電子カメラに関し、特にNTSC方式からPAL方式へのフレーム変換に関する。

【0002】

【従来の技術】

デジタルスチルカメラは、撮像する画像や撮像結果の画像を確認できるようにするため、LCDファインダを備えているものが多い。また、ビデオ出力端子を備え、外部のテレビ受像機などに画像を表示することのできるデジタルスチルカ

メラも多い。

【0003】

さらに、デジタルスチルカメラとして、静止画だけでなく動画を撮像することのできる機種もある。そして、デジタルスチルカメラが動画の撮像を行う場合には、パーソナルコンピュータで見ることを考慮して、VGAサイズ（横640ドット×縦480ドット）で、NTSC方式で記録することが多い（例えば、特許文献1、2および3参照）。

【0004】

【特許文献1】

特開平5-122663号公報

【0005】

【特許文献2】

特開平8-172609号公報

【0006】

【特許文献3】

特開2001-313896号公報

【0007】

【発明が解決しようとする課題】

ところで、ビデオカメラ（テレビカメラ）においては、図6Aの上側に示すように、CCDイメージセンサは1フィールド期間ごとに1フィールド期間分ずつ撮像を行い、CCDイメージセンサからは1フィールド期間ごとに1フィールド期間分ずつ画像データが出力される。そして、その画像データが処理され、図6Aの下側に示すように、ビデオ信号としてカメラから出力される。

【0008】

なお、図6において、数字1、2、3、・・・は、任意の連続するフレームあるいはフィールドに付けた通し番号である。また、フィールド番号に付けた添え字Aは、そのフィールドが奇数フィールドであり、添え字Bは偶数フィールドであることを示す。さらに、実線の矢印は奇数フィールドの画像データを示し、破線の矢印は偶数フィールドの画像データを示す（以下、他の図においても同様）

【0009】

しかし、デジタルスチルカメラは、もともと静止画の撮像がメインであり、この静止画を適切に撮像できるようにしている。このため、デジタルスチルカメラにおいては、図6Bの上側に示すように、CCDイメージセンサは1フレーム期間おきに1フレーム期間分ずつ撮像を行い、CCDイメージセンサからは1フレーム期間おきに1フレーム期間分ずつ画像データが出力される。そして、図6Bの下側に示すように、その1フレーム分の画像データが奇数フィールドの画像データ（実線の矢印）と偶数フィールドの画像データ（破線の矢印）とに分割され、ビデオ信号としてカメラから出力される。

【0010】

そして、この撮像および出力の方法は動画を撮像する場合であっても同じである。したがって、デジタルスチルカメラにより動画の撮像を行うと、画像の撮像間隔がビデオカメラの場合の2倍になるので、画像の動きがぎこちなくなってしまう。

【0011】

また、NTSC方式およびPAL方式における同期周波数およびその周波数比は、図7に示すとおりである。したがって、NTSC方式で動画を撮像した場合（あるいはさらに記録した場合）、PAL方式のテレビ受像機で見るには、画像データをNTSC方式からPAL方式にフレーム変換する必要がある。

【0012】

図8および図9は、そのようなフレーム変換方法の例を示す。この場合、図8および図9の上側はフレーム変換前の画像データを示し、これはCCDイメージセンサの出力や記録された画像データなどが該当する。また、下側はフレーム変換後でPAL方式の画像データを示し、これはカメラから外部のテレビ受像機に出力されるビデオ信号や内蔵のLCDモニタに供給されるビデオ信号などが該当する。なお、以下においては、フレーム周波数の変換についてのみ説明し、水平周波数の変換については説明を省略する。

【0013】

そして、図8の場合には、NTSC方式の第1フレーム～第3フレームは、そのままPAL方式の第1フレーム～第3フレームにそれぞれ使用されるが、NTSC方式の第4フレームは、奇数フィールドがPAL方式の第4フレームの奇数フィールド4Aに使用され、偶数フィールドは間引かれる。さらに、NTSC方式の第5フレームは、PAL方式の第4フレームの偶数フィールド4Bと、第5フレームの奇数フィールド5Aとに使用される。

【0014】

そして、以後、NTSC方式とPAL方式とのフレーム周波数比1200:1001が成立するように、NTSC方式のフィールドが間引かれてPAL方式に変換されていく。

【0015】

しかし、このようにNTSC方式の画像データを1200フレームごとに1001フレームに間引く処理は、その間引くフィールドが時間とともに移動していくので、シーケンスが複雑であり、CPUの制御により実行するときには、ソフトウェアにとってかなり大きな負担となってしまう。

【0016】

そこで、図9に示すように、CCDイメージセンサや記録メディアから画像データを1/30秒ごとにフレーム単位で取り出し、これをPAL方式にフレーム変換することが考えられている。つまり、この場合には、原画像データのフレーム周波数と、PAL方式のフレーム周波数との比は、

$$30\text{Hz} : 25\text{Hz} = 6 : 5$$

となるので、図9にも示すように、NTSC方式の6フレームにつき1フレームの割り合いで間引くことによりPAL方式の画像データを得ることができ、したがって、フレーム変換の処理が容易になる。

【0017】

しかし、このフレーム変換方法の場合には、PAL方式の5フレームごとに不連続点が現れることになり、スムーズな再生ができない。しかも、デジタルスチルカメラで動画を撮像する場合には、上記のように、ビデオカメラの場合に比べ、画像の動きがぎこちなくなっているので、そのような動画をさらに図9の方式

でフレーム変換すると、なおさら動きがぎくしゃくしたものになってしまう。また、デジタルスチルカメラのLCDモニタが60Hzの同期周波数系に対応していない場合もあり、LCDモニタで表示ができないことがある。

【0 0 1 8】

この発明は、以上のような問題点を一掃しようとするものである。

【0 0 1 9】

【課題を解決するための手段】

この発明においては、例えば、

第1のフレーム期間分ずつ動画の画像データが書き込まれているメモリから、上記画像データのうちの奇数フィールドの画像データおよび偶数フィールドの画像データを、第2のフレーム周期における奇数フィールド期間および偶数フィールド期間ごとにそれぞれ取り出し、

この取り出した奇数フィールドの画像データと、次に取り出した次の奇数フィールドの画像データとを所定の割り合いで混合して上記第2のフレーム周期の奇数フィールドにおける画像データとして出力するとともに、

上記取り出した偶数フィールドの画像データと、次に取り出した次の偶数フィールドの画像データとを所定の割り合いで混合して上記第2のフレーム周期の偶数フィールドにおける画像データとして出力し、

かつ、上記混合する割り合いを、上記第2のフレーム周期におけるフィールドごとに変更する

ようにしたフレーム変換方法
とするものである。

したがって、もとの画像データが第1のフレーム周期であっても、第2のフレーム周期におけるフィールド位置の画像データが平均値補間により形成され、この形成された画像データによりスムーズな動きの動画が表示される。

【0 0 2 0】

【発明の実施の形態】

〔1〕 デジタルスチルカメラの例

図1は、この発明によるデジタルスチルカメラ10の一例を示す。すなわち、

被写体OBJの像が撮像レンズLNSによりCCDイメージセンサ11に投影され、イメージセンサ11からは被写体OBJの3原色の画像信号が取り出され、この画像信号がA/Dコンバータ回路12に供給されてデジタル画像データにA/D変換される。そして、この画像データがカメラ信号処理回路13に供給されてホワイトバランスの補正およびガンマ補正などの処理が施されてからYUV形式の画像データに変換され、この画像データがメモリコントローラ14により画像バス15を通じてメモリ16の表示用エリアに書き込まれる。

【0021】

これと平行してメモリコントローラ14によりメモリ16の表示用エリアから画像データが読み出され、この読み出された画像データが画像バス15を通じて表示用信号処理回路17に供給され、RGB形式の画像データに変換されるとともに、アナログ画像信号にD/A変換され、このアナログ画像信号がLCDパネル18に供給されてカラー画像として表示される。

【0022】

さらに、表示用信号処理回路17において、アナログ画像信号と同時にカラービデオ信号も形成され、このビデオ信号が外部ビデオ出力端子19に取り出され、モニタ用のテレビ受像機（図示せず）に供給される。なお、このとき、メモリ16から読み出されて表示に使用される画像データは、解像度変換回路21により解像度が例えばVGAサイズに変換される。

【0023】

また、メモリ16の表示用エリアにおける画像データがメモリコントローラ14により画像バス15を通じて画像圧縮回路22に供給されて所定のフォーマット、例えばJPEGフォーマットの符号データに画像圧縮され、この符号データが画像バス15を通じてメモリ16の作業用エリアにいったん書き込まれる。そして、このメモリ16の作業用エリアに書き込まれた符号データがメモリコントローラ14により読み出され、この読み出された符号データがマイクロコンピュータ23によりメモリスティック（登録商標）などの外部記憶メディア24に書き込まれて保存される。

【0024】

さらに、再生時には、マイクロコンピュータ 23 により外部記憶メディア 24 から符号データが読み出されてメモリ 16 の作業用エリアにいったん書き込まれるとともに、この書き込まれた符号データが画像圧縮回路 22 によりもとの画像データに解凍され、この解凍結果の画像データがメモリ 16 の表示用エリアに書き込まれる。そして、この書き込まれた画像データが上記のように表示用信号処理回路 17 により処理されて LCD パネル 18 にカラー画像として表示されるとともに、外部ビデオ出力端子 19 にカラービデオ信号として取り出される。

【0025】

そして、撮像時および再生時に、LCD パネル 18 に表示される動画や外部ビデオ出力端子 19 に取り出されるカラービデオ信号の動画がスムーズな動きとなるようにするため、この発明においては、さらに、以下の信号処理が実行される。

【0026】

〔2〕 動画の撮像時および再生時

動画の撮像時、図 2 の上側に示すように、CCD イメージセンサ 11 は、NTSC 方式で 1 フレーム期間おきに 1 フレーム分ずつ撮像を行い、1 フレーム期間おきに 1 フレーム期間分ずつ画像データを出力するように制御される。したがって、図 6 により説明したように、デジタルスチルカメラ本来の機能である静止画の撮像もフレーム単位で最適に実行することができる。

【0027】

また、このように NTSC 方式でフレーム単位で撮像するので、外部記憶メディア 24 に保存される動画およびこれを読み出したときの動画も NTSC 方式でフレーム単位となる。

【0028】

〔3〕 フレーム変換方法

〔3-1〕 NTSC 方式のビデオ信号を取り出す場合

以下の説明においては、CCD イメージセンサ 11 の出力などのように、フレーム変換前の画像データを「原画像データ」と呼び、カメラから出力されるビデオ信号などのように、フレーム変換後の画像データやビデオ信号を「出力画像デ

ータ」あるいは「出力ビデオ信号」と呼ぶものとする。

【0029】

原画像データは図2の上側に示すようにNTSC方式でフレーム単位で得られるが、今の場合、この原画像データをNTSC方式のビデオ信号の形態で外部に取り出すのであるから、出力ビデオ信号のフレーム周波数は原画像データのフレーム周波数に等しい。

【0030】

そこで、

DOUT: フレーム変換後の出力画像データおよび出力ビデオ信号。

D_n : 原画像データのうち、第n番目のフレームにおける奇数フィールドあるいは偶数フィールドの画像データ。

D_{n+1}: 原画像データのうち、第(n+1)番目のフレームにおける奇数フィールドあるいは偶数フィールドの画像データ。

k : 所定の係数 ($0 \leq k \leq 1$)

とするとき、図2に示すように、出力画像データDOUTを、

$$DOUT = (1 - k) D_n + k \cdot D_{n+1} \quad \dots (1)$$

のような信号成分とする。

【0031】

ただし、出力画像データDOUTが奇数フィールドのときには、原画像データD_n、D_{n+1}は奇数フィールドの画像データとし、画像データDOUTが偶数フィールドのときには、原画像データD_n、D_{n+1}は偶数フィールドの画像データとする。また、このとき、係数kは、例えば、

$k = 1/4$... 出力画像データDOUTが奇数フィールドのとき

$k = 3/4$... 出力画像データDOUTが偶数フィールドのとき

のように、出力画像データDOUTのフィールドに対応して切り換える。

【0032】

つまり、原画像データの連続する2フレームを、フィールドごとに所定の割り合いで、かつ、その割り合いをフィールド期間ごとに切り換えて混合し、出力ビデオ信号（出力画像データ）とする。

【0033】

このようにすれば、原画像データがフレーム周期であっても、その中間の画像データが平均値補間により1フィールド期間ごとに形成され、この形成された画像データにより表示が行われるので、動画の撮像時のぎこちなさが改善される。

【0034】

〔3-2〕 PAL方式のビデオ信号を取り出す場合

原画像データは図3Aに示すように得られるが（図3Aは図2の上側と同じ）、この原画像データをPAL方式のビデオ信号として取り出すとき、図3Bに示すように変換して取り出す。

【0035】

すなわち、この場合にも、(1)式にしたがって出力画像データDOUTを形成する。このとき、係数 k は、原画像データ D_n 、 D_{n+1} と出力画像データDOUTとのフレームのずれに対応して、出力画像データDOUTのフィールド期間ごとに、所定の大きさずつ変更する。したがって、原画像データの連続する2フレームを、フィールドごとに所定の割合で混合して、かつ、その割合をフィールド期間ごとに、原画像データ D_n 、 D_{n+1} とのずれに対応して変更して出力ビデオ信号を得ることになる。

【0036】

なお、図3の場合、出力画像データの第4フレームの偶数フィールド4Bに原画像データの第6フレームの偶数フィールド（破線の矢印）が使用され、出力画像データの第5フレームの奇数フィールド5Aに原画像データの第5フレームの奇数フィールド（実線の矢印）が使用されるので、出力画像データの第4フレームの偶数フィールド4Bと、第5フレームの奇数フィールド5Aとの時間関係が逆転するかのように見えるが、以下の理由により問題になることはない。

【0037】

すなわち、出力画像データの第4フレームの偶数フィールド4Bおよび第5フレームの奇数フィールド5Aに使用される原画像データは同じであるとともに、原画像データにおける奇数フィールドと偶数フィールドとは、同一時刻の信号である。また、出力画像データの第4フレームの偶数フィールド4Bと、第5フレ

ームの奇数フィールド5 Aとでは、それらのフィールドに使用される原画像データの第5フレームおよび第6フレームの割り合いを異ならせ、出力画像データの第4フレームの偶数フィールド4 Bでは、原画像データの第5フレームの割り合いを多く、出力画像データの第5フレームの奇数フィールド5 Aでは、原画像データの第6フレームの割り合いを多くする。この結果、出力画像データの第4フレームの偶数フィールド4 Bと、第5フレームの奇数フィールド5 Aとの時間関係が逆転することはない。

【0038】

したがって、図3Bのようにすれば、原画像データがNTSC方式のフレーム周期であっても、PAL方式のフィールド位置の画像データが平均値補間により形成されて表示が行われるので、動画の撮像時のざこちなさが改善される。

【0039】

〔4〕 原画像データから出力画像データを形成する回路の例

原画像データを出力画像データ（出力ビデオ信号）にフレーム変換する処理は、例えば図4に示すように、主としてメモリコントローラ14および表示用信号処理回路17により実行される。なお、以下においては、出力画像データがPAL方式の画像データの場合を中心に説明する。また、メモリ16には、原画像データが表示画面に対応するビットマップ形式で書き込まれ、水平走査位置に対応するアドレスから原画像データが読み出されるものとする。

【0040】

図7からも明かなように、NTSC方式の1200フレーム期間と、PAL方式の1001フレーム期間とが等しい長さであり、この期間ごとにNTSC方式のフレームと、PAL方式のフレームとのずれが一巡する。

【0041】

このため、表示用信号処理回路17は、各種のタイミング信号を形成する信号形成回路171、172を有する。そして、信号形成回路171は、図3Cに示すように、NTSC方式の1200フレームごとにパルスRSTPを出力するとともに、図3Dに示すように、NTSC方式のフレーム周期のパルスNTFMも出力する。

【0042】

また、信号形成回路 172 は、NTSC 方式のフィールド周期で、あるいは図 3E、F に示すように PAL 方式のフィールド周期で、パルス PAFD および矩形波信号 PFDS を出力するものである。そして、マイクロコンピュータ 23 から信号形成回路 172 に所定の制御信号が供給され、パルス PAFD および信号 PFDS の周期が、NTSC 方式のフィールド周期あるいは PAL 方式のフィールド周期に設定される。また、信号形成回路 172 には、信号形成回路 171 からパルス RSTP も供給される。

【0043】

さらに、メモリ 16 から原画像データを読み出すとき、水平走査位置に対応するアドレスから読み出すので、メモリコントローラ 14 には、2 組のレジスタ（ラッチ回路）141～143、144～146 と、加算回路 147 と、データセレクタ 148 とが設けられる。この場合、レジスタ 141～143 は、奇数フィールドの開始アドレス（第 1 番目の奇数ラインの開始アドレス）ODST をメモリ 16 のアドレスカウンタ（図示せず）に設定するためのものであり、レジスタ 144～146 は、1 ラインあたりのアドレス数（画素数）を示すデータ ADNO を保持するためのものである。

【0044】

なお、メモリ 16 は、図示はしないが、アドレスカウンタを有し、開始アドレスが供給されると、読み出しアドレスが、その開始アドレスから奇数ラインごとに、あるいは偶数ラインごとにインクリメントされて奇数フィールドあるいは偶数フィールドの画像データが順次読み出されるものとする。

【0045】

そして、マイクロコンピュータ 23 からレジスタ 141 に奇数フィールドの開始アドレス ODST およびクロック CK が供給されると、その開始アドレス ODST がレジスタ 141 に保持され、このレジスタ 141 の出力と、信号形成回路 171 からのパルス NTFM とがレジスタ 142 に供給されて奇数フィールドの開始アドレス ODST がレジスタ 142 に保持される。さらに、レジスタ 142 の出力と、信号形成回路 172 からのパルス PAFD とがレジスタ 143 に供給され、レジスタ 143 からはパルス PAFD ごとに奇数フィールドの開始アドレス ODST が出力される。

【0046】

同様に、マイクロコンピュータ23からレジスタ144に1ラインあたりのアドレス数を示すデータADNOが供給され、このデータレジスタ146から取り出される。

【0047】

そして、加算回路147において、レジスタ143から出力される奇数フィールドの開始アドレスODSTと、レジスタ146から出力される1ラインあたりのアドレス数のデータADNOとが加算されるので、加算回路147からは偶数フィールドの開始アドレス（第1番目の偶数ラインの開始アドレス）EVSTが出力される。

【0048】

そして、これら奇数フィールドの開始アドレスODSTおよび偶数フィールドの開始アドレスEVSTがデータセクタ148に供給されるとともに、データセクタ148には信号形成回路172からの信号PFDSが制御信号として供給される（今の場合、信号PFDSはPAL方式のフィールド周期で反転する）。したがって、図3Gに示すように、データセクタ148からは、奇数フィールドの開始アドレスODSTと偶数フィールドの開始アドレスEVSTとが、PAL方式のフィールド期間ごと交互に取り出される。

【0049】

そして、このデータセクタ148から取り出された開始アドレスがメモリ16に供給され、したがって、メモリ16からは、原画像データがPAL方式のフィールド周期で取り出される。

【0050】

そして、この取り出された原画像データが、表示用信号処理回路17に設けられた補間処理回路76に供給される。この補間処理回路76は、(1)式にしたがった補間処理により、メモリ16の原画像データを出力画像データに変換するためのものであり、このため、変換回路176と、演算回路177～179とを有する。この場合、変換回路176は、メモリ16から読み出された原画像データのうち、第n番目のフレームにおける奇数フィールドあるいは偶数フィールドの画像データDnと、第(n+1)番目のフレームにおける奇数フィールドあるい

は偶数フィールドの画像データ D_{n+1} とを同時に出力するための回路である。

【0 0 5 1】

そして、変換回路 1 7 6 から出力される画像データ D_n および D_{n+1} が減算回路 1 7 7 に供給されてデータ D_{n+1} からデータ D_n が減算され、その減算結果 $(D_{n+1} - D_n)$ が乗算回路 1 7 8 に供給されるとともに、後述する係数形成回路 7 3 から乗算回路 1 7 8 に係数 k が供給されて値 $(D_{n+1} - D_n)$ に乗算される。そして、その乗算結果 $k (D_{n+1} - D_n)$ が加算回路 1 7 9 に供給されるとともに、変換回路 1 7 6 からのデータ D_n が加算回路 1 7 9 に供給される。

【0 0 5 2】

したがって、加算回路 1 7 9 からは、

$$\begin{aligned} k (D_{n+1} - D_n) + D_n &= (1 - k) D_n + k \cdot D_{n+1} \\ &= D_{OUT} \end{aligned} \quad \dots (2)$$

で示される画像データ D_{OUT} が出力される。

【0 0 5 3】

そして、この画像データ D_{OUT} が、アナログのカラービデオ信号に D/A 変換されてから外部ビデオ出力端子 1 9 に取り出される。したがって、外部ビデオ出力端子 1 9 に接続されたモニタ用のテレビ受像機には、PAL 方式で画像が表示される。

【0 0 5 4】

そして、この場合、その表示された画像の動きを滑らかにするため、表示用信号処理回路 1 7 には、係数形成回路 7 3 が設けられる。この係数形成回路 7 3 は、上述のように、NTSC 方式のフレームと、PAL 方式のフレームとのずれに対応して変化する係数 k を形成するものである。

【0 0 5 5】

この例においては、原画像データから PAL 方式の出力画像データを形成するとき、その出力画像データの時間位置の分解能を PAL 方式の 1/128 フィールド期間とする場合である。

【0 0 5 6】

そして、係数形成回路 7 3 は、所定の変化分を PAL 方式の 1 フィールド期間

ごとに積算して係数 k を形成するものであり、このため、係数形成回路73は、初期値と変化分とを切り換えるデータセクタ173と、積算を行うための加算回路174と、その積算結果を保持する7ビットのレジスタ（ラッチ回路）175とを有する。また、マイクロコンピュータ23から初期値および変化分として、例えば「0」および「76」が出力され、データセクタ173および加算回路174に供給される。さらに、信号形成回路171からデータセクタ173にパルスRSTPが制御信号として供給される。

【0057】

すると、RSTP＝“1”になったとき、データセクタ173からは初期値「0」が取り出され、この取り出された初期値「0」が信号形成回路172からのパルスPAFDによりレジスタ175に保持される。したがって、図3Hに示すように、パルスRSTPから1フィールド期間（PAL方式の1フィールド期間）は、レジスタ175の出力 Q_k は「0」となっている。また、このとき、レジスタ175の出力 Q_k （＝0）と、マイクロコンピュータ23からの変化分「76」とが加算回路174において加算され、その加算値「76」が加算回路174から出力されるようになる。

【0058】

続いて、RSTP＝“0”になり、その後、1フィールド期間（フィールド1Aの期間）が経過すると、その経過後の時点には、RSTP＝“0”なので、加算回路174の出力、今の場合、値「76」がデータセクタ173を通じてレジスタ175に供給され、パルスPFDSによりレジスタ175に保持される。したがって、図3Hに示すように、この時点から $Q_k=76$ となる。また、これにより加算回路174の出力は「152」になる。

【0059】

さらに、PAL方式の1フィールド期間が経過すると、加算回路174の出力「152」がデータセクタ173を通じてレジスタ175に供給され、パルスPFDSによりレジスタ175に保持される。ただし、このとき、レジスタ175は7ビットのレジスタなので、加算回路174の出力「152」のうち、下位7ビットだけがレジスタ175にラッチされることになり、図3Hに示すように、レジス

タ 1 7 5 の出力 Q_k は「24」 ($=152-128$) となる。

【0 0 6 0】

そして、以後、以上のような動作が P A L 方式の 1 フィールド期間ごとに繰り返されるので、レジスタ 1 7 5 の出力 Q_k は、P A L 方式の 1 フィールド期間ごとに図 3 H に示すように変化していくことになる。そして、この出力 Q_k が L S B 方向に 7 ビットだけシフトされて乗算回路 1 7 8 に係数 k として供給される。つまり、値 $Q_k/128$ が係数 k として乗算回路 1 7 8 に供給される。なお、(1) 式の両辺を 128 倍すると、

$$\begin{aligned} 128 \times DOUT &= 128 \times (1 - k) D_n + 128 \times k \times D_{n+1} \\ &= (128 - Q_k) D_n + Q_k \cdot D_{n+1} \quad \dots (3) \end{aligned}$$

となる。

【0 0 6 1】

したがって、図 3 の場合、出力画像データの第 1 フレームの奇数フィールド 1 A の期間では、 $Q_k = 0$ ($k = 0$) なので、図 3 I に示すように、原画像データの第 1 フレームの奇数フィールドと第 2 フレームの奇数フィールドとが、128 : 0 の割り合いで混合されて奇数フィールド 1 A の画像データが形成される。また、出力画像データの第 1 フレームの偶数フィールド 1 B の期間では、 $Q_k = 76$ ($k = 76/128$) なので、原画像データの第 1 フレームの偶数フィールドと第 2 フレームの偶数フィールドとが、52 : 76 の割り合いで混合されて偶数フィールド 1 B の画像データが形成される。

【0 0 6 2】

さらに、出力画像データの第 2 フレームの奇数フィールド 2 A の期間では、 $Q_k = 24$ ($k = 24/128$) なので、原画像データの第 2 フレームの奇数フィールドと第 3 フレームの奇数フィールドとが、104 : 24 の割り合いで混合されて奇数フィールド 2 A がの画像データが形成される。また、出力画像データの第 2 フレームの偶数フィールド 2 B の期間では、 $Q_k = 100$ ($k = 100/128$) なので、原画像データの第 2 フレームの偶数フィールドと第 3 フレームの偶数フィールドとが、28 : 100 の割り合いで混合されて偶数フィールド 2 B の画像データが形成される。

【0 0 6 3】

そして、以下同様に原画像データの連続する2フレームの各フィールドの画像データが、PAL方式のフィールド期間ごとに図3Iに示すような割り合いで混合されて出力画像データDOUT（出力ビデオ信号）が形成される。

【0064】

したがって、原画像データがNTSC方式のフレーム周期であっても、PAL方式で撮像したときのフィールド位置の画像データが平均値補間により形成されることになり、この形成された画像データが出力画像データDOUTとされるので、動画の撮像時のぎこちなさが改善され、スムーズな動きとなる。

【0065】

一方、NTSC方式の出力画像データDOUTを得る場合には、マイクロコンピュータ23により信号形成回路172が制御されてパルスPAFDおよび信号PFDSの周期がNTSC方式のフィールド周期に設定される。また、マイクロコンピュータ23から初期値および変化分として、例えば「32」および「64」が出力され、データセクタ173および加算回路174に供給される。

【0066】

したがって、この場合には、係数形成回路73の出力 Q_k は、NTSC方式の1フィールド期間ごとに「32」あるいは「96」に交互に切り換わるので、補間処理回路76における混合比となる係数 k は、NTSC方式の1フィールド期間ごとに $1/4$ あるいは $3/4$ に交互に切り換わることになる。したがって、図2により説明した処理となるので、NTSC方式の出力画像データDOUTを得る場合も、スムーズな動きの動画を表示することができる。

【0067】

〔5〕 補間処理回路76の他の例

図5は補間処理回路76の他の例を示す。この例においては、変換回路176から出力される画像データ D_n および D_{n+1} が乗算回路271、272に供給されるとともに、係数形成回路73から係数 $(1-k)$ 、 k が取り出され、これら係数 $(1-k)$ 、 k が乗算回路271、272に供給される。そして、乗算回路271、272の乗算出力が加算回路179に供給され、加算回路179からは、(1)式で示される画像データDOUTが取り出される。

【 0 0 6 8 】

[この明細書で正在している略語の一覧]

A / D : Analog to Digital
C C D : Charge Coupled Device
C P U : Central Processing Unit
J P E G : Joint Photographic Experts Group
L S B : Least Significant Bit
N T S C : National Television System Committee
P A L : Phase Alternation by Line
R G B : Red, Green and Blue
V G A : Video Graphics Array
Y U V : Y-signal, U-signal and V-signal

【 0 0 6 9 】

【発明の効果】

この発明によれば、原画像データが N T S C 方式のフレーム周期であっても、P A L 方式のフィールド位置の画像データを平均値補間により形成し、この形成した画像データを表示に使用するようになっているので、スムーズな動きの動画を表示することができる。

【図面の簡単な説明】

【図 1】

この発明の一形態を示す系統図である。

【図 2】

この発明を説明するための図である。

【図 3】

この発明を説明するための図である。

【図 4】

この発明の一部を示す系統図である。

【図 5】

この発明を説明するための図である。

【図 6】

この発明を説明するための図である。

【図 7】

この発明を説明するための図である。

【図 8】

この発明を説明するための図である。

【図 9】

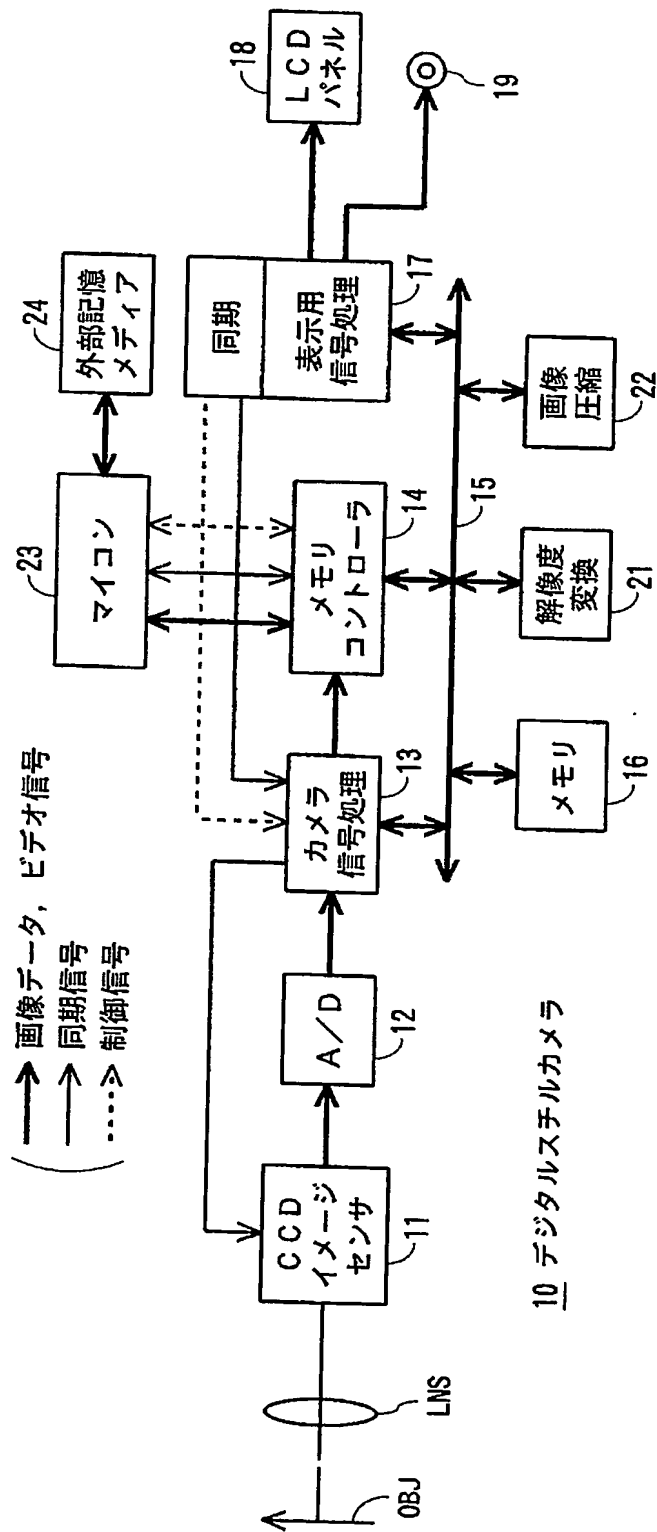
この発明を説明するための図である。

【符号の説明】

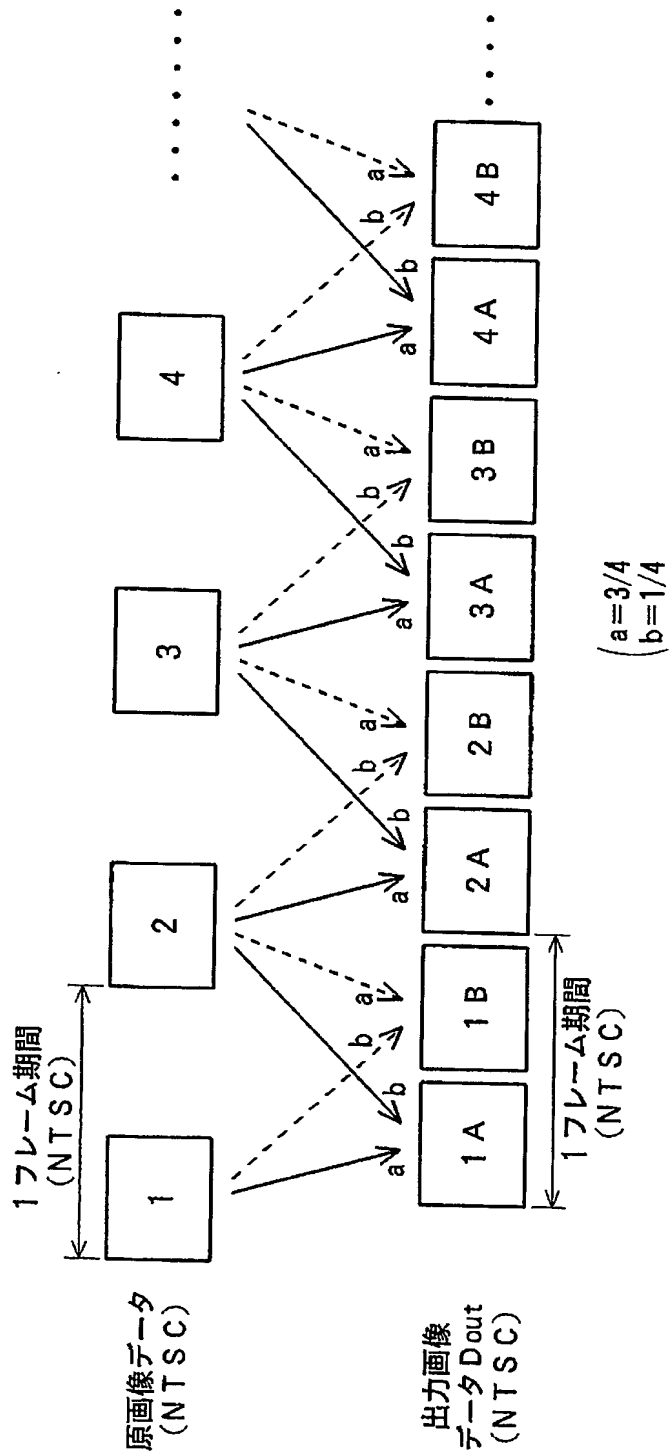
10…デジタルスチルカメラ、11…CCDイメージセンサ、12…A/Dコンバータ回路、13…カメラ信号処理回路、14…メモリコントローラ、15…画像バス、16…メモリ、17…表示用信号処理回路、18…LCDパネル、19…外部ビデオ出力端子、21…解像度変換回路、22…画像圧縮回路、23…マイクロコンピュータ、24…外部記憶メディア、141～146および175…レジスタ、148および173…データセレクタ、171および172…信号形成回路、176…変換回路

【書類名】 図面

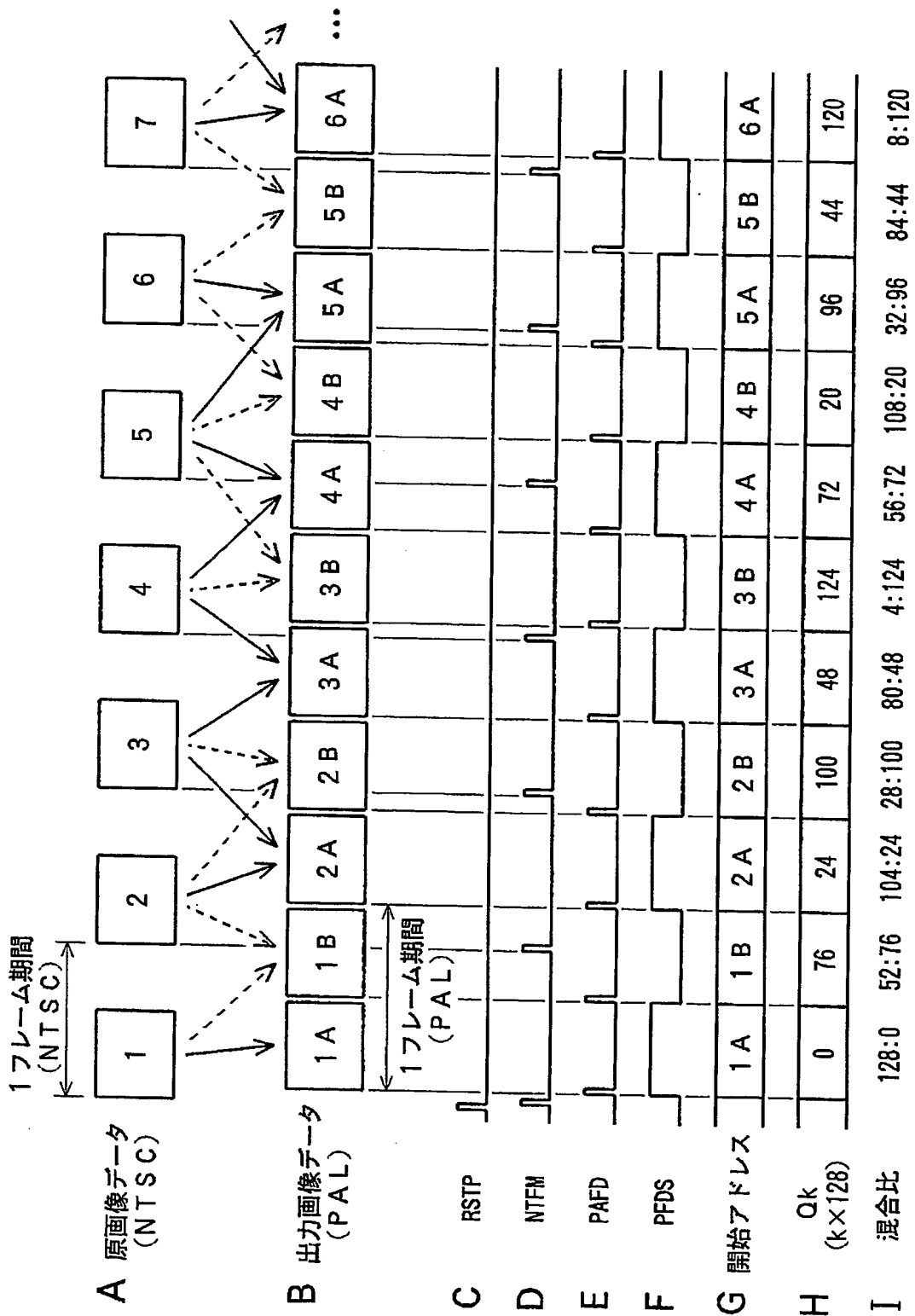
【図 1】



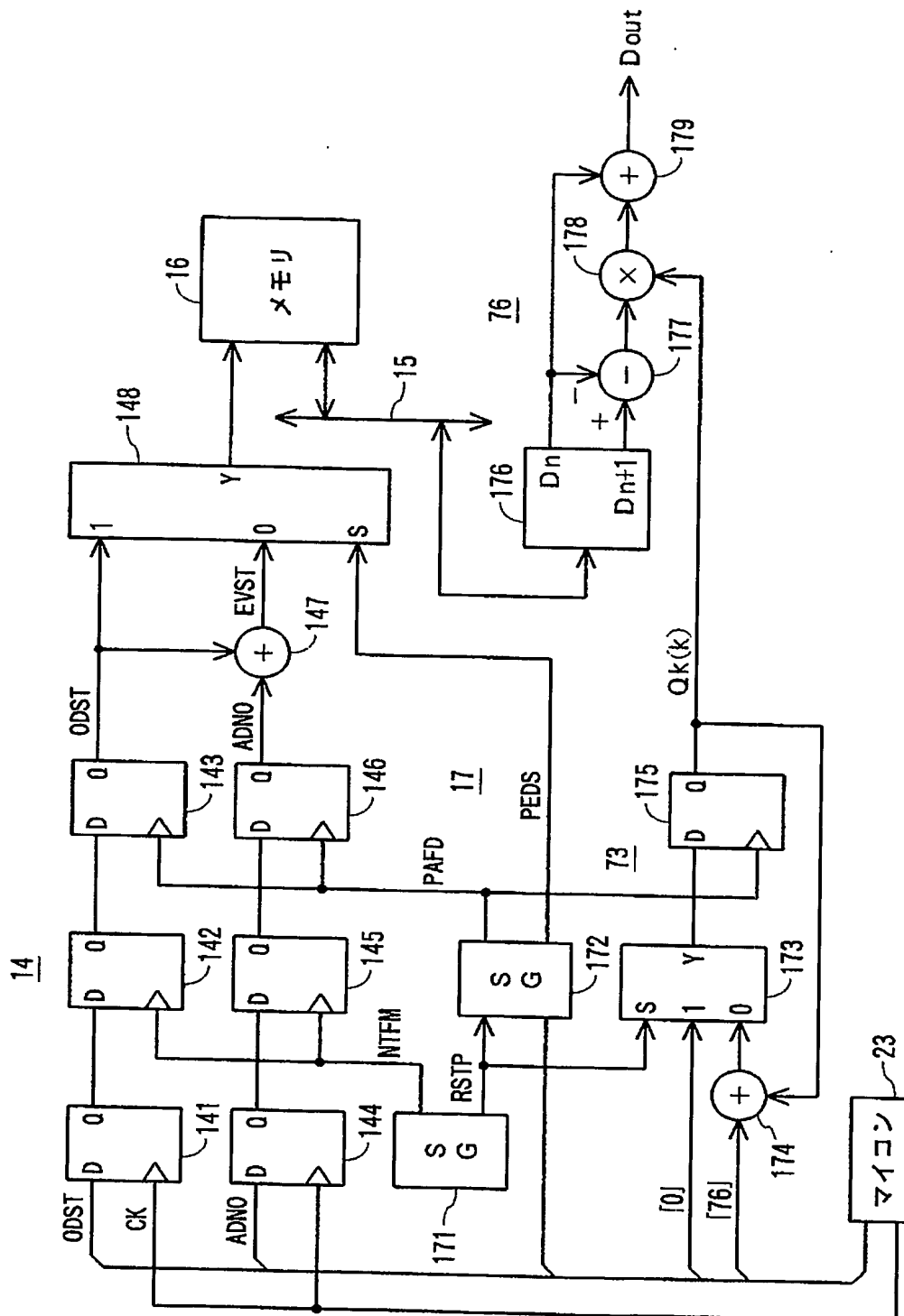
【図 2】



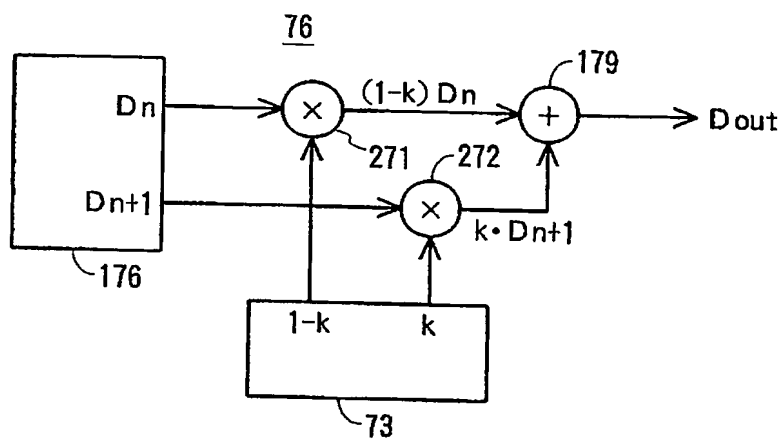
【図3】



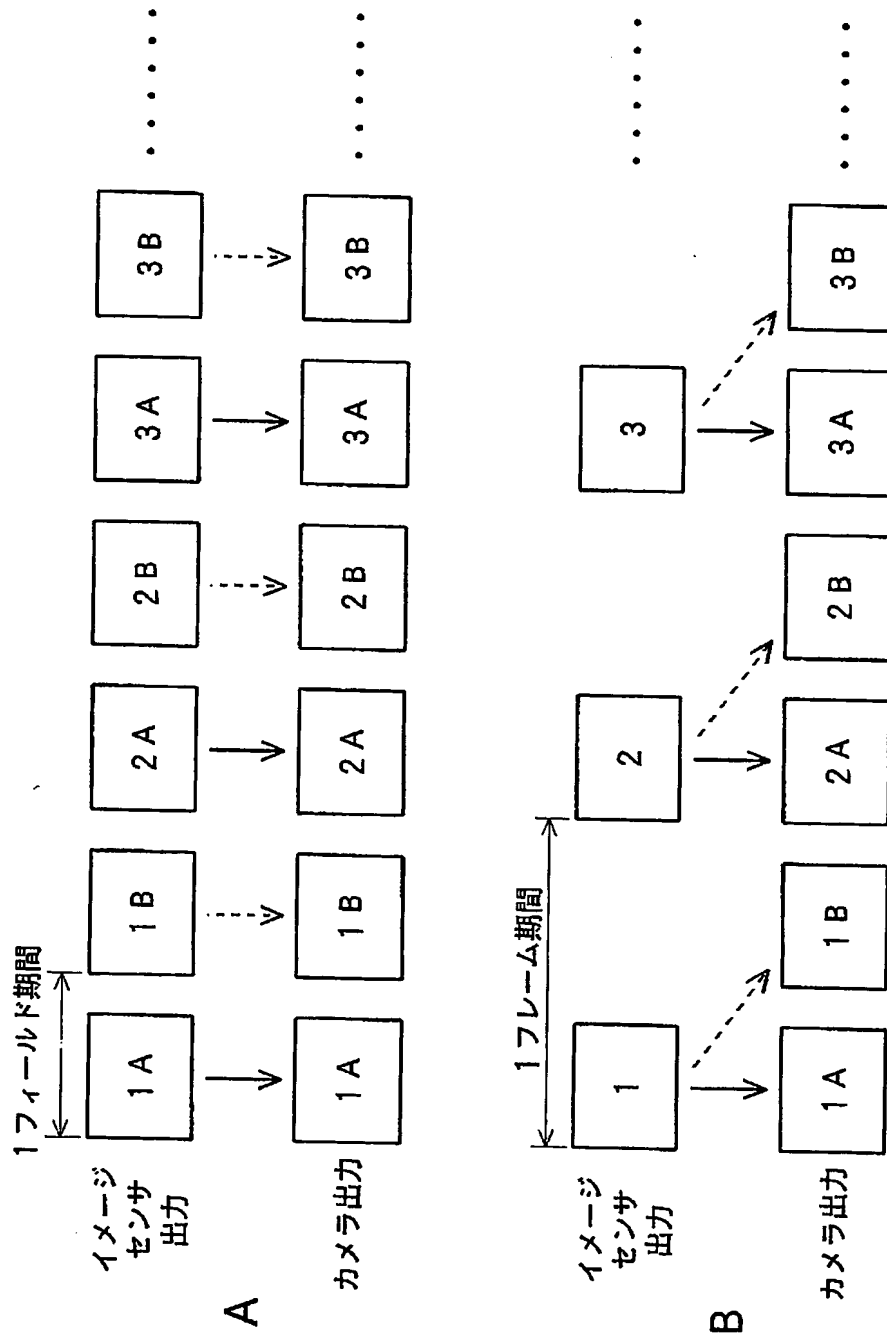
【図 4】



【図 5】



【図 6】



【図 7】

	N T S C	P A L
水平走査線数	525本	625本
有効走査線数	480本程度	576本程度
水平周波数 f_h	$4.5\text{MHz}/286$ $\approx 15.734\text{kHz}$	$4.5\text{MHz}/288$ $= 15.625\text{kHz}$
フレーム周波数	$f_h/525$ $\approx 29.97\text{Hz}$	$f_h/625$ $= 25\text{Hz}$
フィールド周波数	$2 f_h/525$ $\approx 59.94\text{Hz}$	$2 f_h/625$ $= 50\text{Hz}$

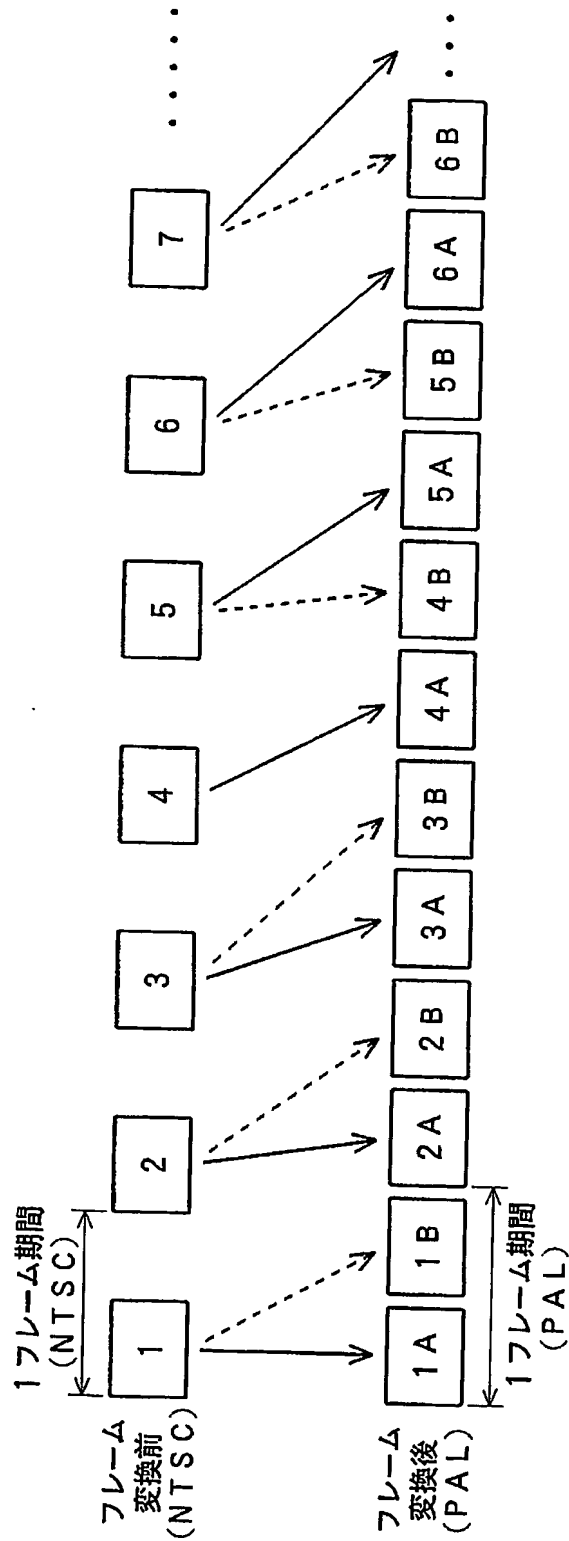
N T S C方式のフレーム周波数 : P A L方式のフレーム周波数

$$= \frac{4.5\text{MHz}}{286} \div 525 : \frac{4.5\text{MHz}}{288} \div 625$$

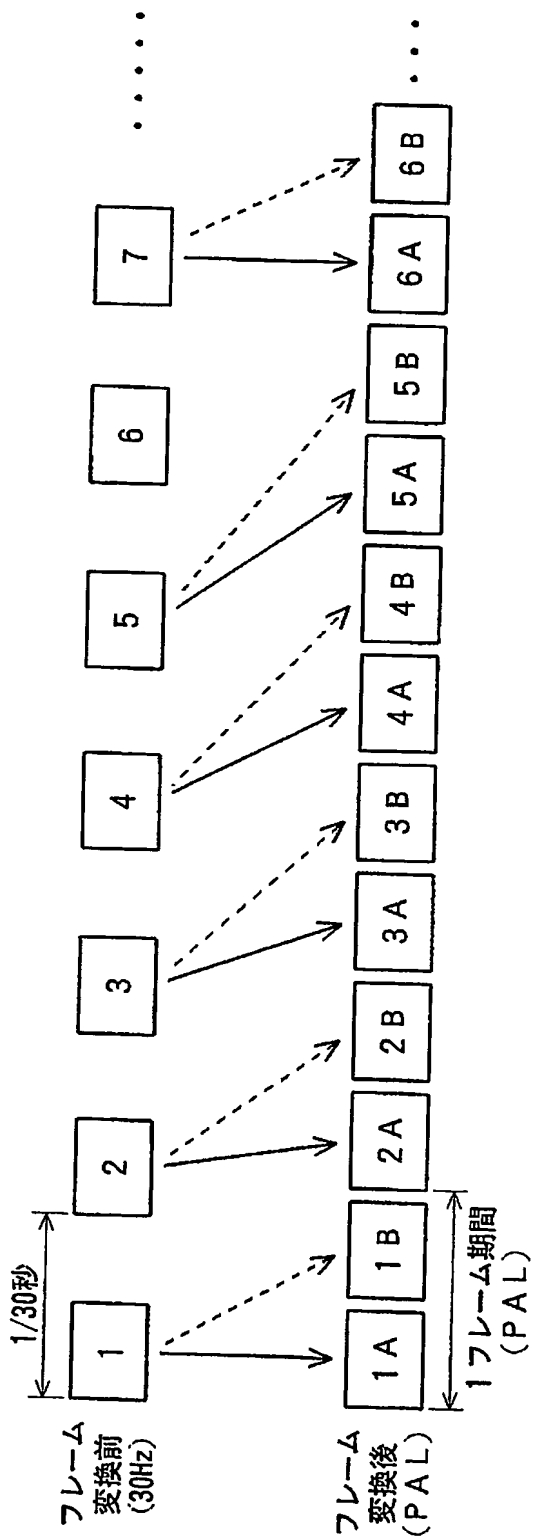
$$= 1200 : 1001$$

$$\approx 6 : 5$$

【図 8】



【図 9】



【書類名】

要約書

【要約】

【課題】 動きのスムーズなフレーム変換を実現する。

【解決手段】 NTSC方式のフレーム画像データが書き込まれるメモリ16を設ける。メモリ16から、奇数フィールドおよび偶数フィールドの画像データを、PAL方式のフレーム周期における奇数フィールド期間および偶数フィールド期間ごとに取り出す回路14を設ける。回路14の取り出した奇数フィールドの画像データと、その次の奇数フィールドの画像データとを所定の割合で混合してPAL方式のフレーム周期の奇数フィールドにおける画像データとして出力するとともに、取り出した偶数フィールドの画像データと、その次の偶数フィールドの画像データとを所定の割合で混合してPAL方式のフレーム周期の偶数フィールドにおける画像データとして出力する回路76を設ける。回路76における混合する割合を、PAL方式におけるフィールド期間ごとに変更する回路73を設ける。

【選択図】

図4

特願 2 0 0 3 - 0 1 2 4 9 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社